

明 細 書

電圧形インバータの制御方法

技術分野

- [0001] 本発明はPWM方式の電圧形インバータにおけるトルク低下、トルクリップル及び不安定現象を防止するための交流電動機の制御方法に関する。

背景技術

- [0002] PWM方式の電圧形インバータでは、インバータを構成するP側及びN側スイッチング素子を交互に導通させ出力電圧を制御する。しかし、スイッチング素子にターンオフ時間によるスイッチングの遅れがあるため、P側およびN側が同時にオンしないように、一方がオフした後、所定時間(デッドタイム)の後に、もう一方を遅れてオンするようにしている。

従来のPWM方式の電圧形インバータにおいては、デッドタイムのバラツキの影響により、特にインバータの出力周波数が低い場合、出力電圧が小さいこともあり、出力電圧の変動や歪みが大きくなり、インバータにより制御される電動機のトルク低下やトルクリップルが生じたり、不安定現象が発生するなどの問題があった。

従来、この対策法として、特許文献1のようにデッドタイム(オンディレイ)補償値のずれを自動調整する方法が知られている。

特許文献1:国際公開 WO98/42067(PCT/JP97/00909)

発明の開示

発明が解決しようとする課題

- [0003] ところが、従来技術である特許文献1では、インバータを構成するスイッチング素子のP側とN側のデッドタイム補償値のずれを自動調整する方法については開示されていないため、スイッチング素子のP側、N側にデッドタイム差があると、十分な補正が行われず、また、調整のためには少なくとも異なる2つ以上のスイッチング周波数(キャリア周波数)で運転する必要もある。

そこで、本発明はこのような問題点に鑑みてなされたものであり、その目的とするところは、キャリア周波数を変更せず、P側、N側のデッドタイム差も測定可能な簡便で

かつ正確な測定方法と、デッドタイムのバラツキによるインバータ出力電圧の波形歪み、トルクリプルが原因で発生する不安定現象を防止できる電圧形インバータの制御方法を提供することにある。

課題を解決するための手段

[0004] 上記問題を解決するため、以下の制御方法を特徴とする。

(第1の発明) 電圧の大きさ、周波数および位相の制御可能なパワー半導体素子から構成されるPWM方式の電圧形インバータの制御方法において、運転前に前記インバータの各相電流の極性毎に電圧誤差情報を記憶しておき、運転時に、前記電圧誤差情報を読み出し、電圧指令値に、あるいはPWM指令信号のパルス幅に補償して、電圧誤差を補正するようにしたことを特徴とする。

(第2の発明) 運転前に、交流電動機に電圧形インバータを構成するパワー半導体素子の2相の電流値が等しく、かつ、他1相の電流値は0となるべき位相で、直流電圧指令を与えて駆動し、2相の電流値が等しくなるように、あるいは、1相の電流値が0になるように電圧補正值を変更し、変更された電圧補正值を基にして運転時に用いる電圧誤差情報を演算、記憶することを特徴とする。

(第3の発明) 運転前に、交流電動機に電圧形インバータを構成するパワー半導体素子の2相の電流値が等しく、かつ、他1相の電流値は前記2相の合計値となるべき位相で、直流電圧指令を与えて駆動し、2相の電流値が等しくなるように、あるいは、1相に他相の2倍の電流が流れるように電圧補正值を変更し、このときの電圧補正值を基にして運転時に用いる電圧誤差情報を演算、記憶することを特徴とする。

(第4の発明) 運転前に、交流電動機に電圧形インバータを構成するパワー半導体素子の各相の電流が所定の条件となる位相で、直流電圧指令を与えて駆動し、前記所定の条件の電流値となるように電圧補正值を変更し、このときの電圧補正值を基にして運転時に用いる電圧誤差情報を演算、記憶することを特徴とする。

(第5の発明) 運転前に、第2〜4発明のいずれかの条件・方法を異なる位相で複数回繰り返し実施し、運転時に用いる電圧誤差情報を演算、記憶することを特徴とする。

このため、デッドタイムそのものは測定しないが、各相、および、そのP側、N側間の

デッドタイムの差を測定、補正することができるので、インバータを構成するスイッチング素子のターンオフ時間によるスイッチングの遅れのバラツキを解消することができるとともに、キャリア周波数の変更が不要であるので、調整時間を短縮することができる。

発明の効果

- [0005] 本発明によれば、簡便でかつ正確なデッドタイムのバラツキ値が補償できるので、デッドタイムのバラツキによるインバータ出力電圧の波形歪み、トルクリプルが原因で発生する不安定現象を防止でき、安定した制御が行えるという効果がある。

図面の簡単な説明

- [0006] [図1]本発明の第一の実施例を示す電圧形インバータの回路構成図
[図2]本発明の第一の実施例を構成する制御装置8の詳細回路図
[図3]本発明の第一の実施例での演算処理内容のフローチャート
[図4]本発明の第二の実施例での演算処理内容のフローチャート
[図5]本発明のデッドタイム補償器(9U、9V、9W)の説明図

符号の説明

- [0007] 1 電圧形インバータ
2 交流電動機
3U、3V、3W 電流検出器
4U、4V、4W 比較器
5 発振器、
6U、6V、6W 加算器
7 ゲート回路
8 インバータ制御装置
9U、9V、9W デッドタイム補償器
10 直流電源
11 速度指令回路
12 励磁電流指令回路、
13A～13F スイッチ回路

- 14 速度検出器
- 15 3相／2相変換器
- 16 2相／3相変換器
- 17 一次角周波数演算回路
- 18 速度制御回路
- 19 トルク電流制御回路
- 20 励磁電流制御回路
- 21 電圧指令補償回路
- 22A、22B 加算器
- 23 積算器
- 24 バラツキチューニング処理部

発明を実施するための最良の形態

[0008] 以下、本発明の具体的実施例を図に基づいて説明する。

実施例 1

[0009] 図1に本発明の第一の実施例を示す。図1において1は電圧形インバータ、2は交流電動機、3U、3V、3Wは電流検出器、4U、4V、4Wは比較器、5は搬送波信号を発生する発振器、6U、6V、6Wは加算器、7はゲート駆動回路、8はインバータ制御装置、9U、9V、9Wはデッドタイム補償器、10は直流電源、11は速度指令回路、13A、13B、13Cはスイッチ回路である。電圧形インバータ1は直流電源10から加えられる直流電圧をPWM制御方式により任意の周波数の交流電圧に変換する。電圧形インバータ1はトランジスタやIGBTなどのパワー半導体素子からなるスイッチング素子TUP、TVP、TWP、TUN、TVN、TWNと各パワー半導体素子に逆並列接続された帰還ダイオードDUP、DVP、DWP、DUN、DVN、DWNとから構成される。電圧形インバータ1の各相U、V、Wの交流出力端に交流電動機2が接続されている。交流電動機2のU相、V相及びW相の相電流 I_u 、 I_v 、 I_w は電流検出器3U、3V、3Wによって検出される。なお、速度検出器14が交流電動機2に連結されている。

インバータ制御装置8には、速度指令回路11で作成された速度指令値 ω_r^* 、上記電流検出器3U、3V、3Wによって検出された交流電動機2のU相、V相及びW相の

相電流 I_u 、 I_v 、 I_w 、速度検出器14からの速度検出値 ω_r が加えられ、後述のように、 120° 位相差のU、V、Wの各相の電圧指令パターン信号(V_u^* 、 V_v^* 、 V_w^*)を出力する。ここで添え字の*は指令値であることを示す(以下同じ)。スイッチ回路13A、13B、13Cは、運転前のデッドタイムバラツキ測定時は0を出力し、運転時はデッドタイム補償器9U、9V、9Wからの値を出力する。デッドタイム補償器9U、9V、9Wの説明図を図5に示す。図5に示すように、デッドタイム補償器9Uの出力は I_u の極性により ΔV_{dup} あるいは ΔV_{dun} 、9Vの出力は I_v の極性により ΔV_{dvp} あるいは ΔV_{dvn} 、9Wの出力は I_w の極性により ΔV_{dwp} あるいは ΔV_{dwn} と個別値が設定できる。

また、各相の電圧指令パターン信号(V_u^* 、 V_v^* 、 V_w^*)は、それぞれ 120° 位相差の信号で、加算器6U、6V、6Wに加えられる。加算器6U、6V、6Wは、電圧指令パターン信号 V_u^* 、 V_v^* 、 V_w^* とスイッチ回路13A、13B、13Cの出力値を加算し、電圧指令値 V_u^* 、 V_v^* 、 V_w^* をそれぞれ比較器4U、4V、4Wに入力する。PWM制御のための搬送波信号を発生する発振器5の出力信号(今後、この信号の周波数をキャリア周波数と称す)は比較器4U、4V、4Wに入力する。比較器4U、4V、4Wは、加算器6U、6V、6Wの出力信号と搬送波信号を比較し、電圧形インバータ1を構成するスイッチング素子TUP、TVP、TWP、TUN、TVN、TWNをオン、オフするためのPWMパルスを発生する。ゲート回路7は比較器4U、4V、4Wの出力するPWMパルスに応じてスイッチング素子TUP、TVP、TWP、TUN、TVN、TWNにゲート信号を与える。

図2は、前述したインバータ制御装置8の詳細回路図である。図2において12は励磁電流指令回路、13D、13E、13Fはスイッチ回路、15は3相／2相変換器、16は2相／3相変換器、17は一次角周波数演算回路、18は速度制御回路、19はトルク電流制御回路、20は励磁電流制御回路、21は電圧指令補償回路、22A、22Bは加算器、23は積算器、24はバラツキチューニング処理部である。インバータ制御装置8には、交流電動機2の相電流(U相電流 I_u 、V相電流 I_v 、W相電流 I_w)を座標変換したトルク電流帰還値 I_{qfb} および励磁電流帰還値 I_{dfb} を送出する3相／2相変換器15が設けられている。さらに、速度指令回路11から入力された速度指令値 ω_r^* と速度検出器14からの速度検出値 ω_r が一致するように設けられた速度制御回路(ASR)1

8の出力値をトルク電流指令値 I_{qref} とし、この I_{qref} と3相／2相変換器15が出力するトルク電流帰還値 I_{qfb} とが一致するように制御するためのトルク電流制御回路(AC Rq)19、励磁電流指令回路12からの励磁電流指令値 I_{dref} と3相／2相変換器15からの励磁電流帰還値 I_{dfb} とが一致するように励磁電流方向電圧を制御する励磁電流制御回路(ACRd)20が設けられている。

また、交流電動機2で発生した誘起電圧と一次抵抗 r_1 や漏れインダクタンス l による逆起電力の電圧を出力する電圧指令補償回路21を有している。電圧指令補償回路21の出力のうち、トルク電流方向成分の電圧は、トルク電流制御回路19出力と加算器22Aで加算されトルク電流方向電圧指令値 V_{qref} を生成し、励磁電流方向成分の電圧は、励磁電流制御回路20出力と加算器22Bで加算され励磁電流方向電圧指令値 V_{dref} を生成する。さらに、トルク電流方向電圧指令値 V_{qref} と励磁電流方向電圧指令値 V_{dref} とから 120° 位相差のU, V, Wの各相の電圧指令パターン信号(V_{u*} , V_{v*} , V_{w*})を生成して出力する2相／3相変換器16が設けられている。

なお、3相／2相変換器15、2相／3相変換器16は、それぞれ1式、2式で演算される。

[0010] [数1]

$$\begin{bmatrix} I_{dfb} \\ I_{qfb} \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ -\sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1/\sqrt{3} & -1/\sqrt{3} \end{bmatrix} \begin{bmatrix} I_w \\ I_u \\ I_v \end{bmatrix} \quad \dots (1)$$

$$\begin{bmatrix} V_{w*} \\ V_{u*} \\ V_{v*} \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} \cos \theta & -\sin \theta \\ \sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} V_{dref} \\ V_{qref} \end{bmatrix} \quad \dots (2)$$

[0011] また、インバータ制御装置8は、 I_{dref} 、 I_{qref} と設定された二次抵抗 r_2 からすべり周波数指令値 ω_s^* を求め、速度検出器14からの速度検出値 ω_r とから一次角周波数 ω_1^* を演算して出力する一次角周波数演算回路17を有し、一次角周波数指令演算回路17からの一次角周波数 ω_1^* は、積算器23により積算され、3相／2相変換器15および2相／3相変換器16へ、位相 θ として出力される。

なお、インバータ制御装置8は、運転前のデッドタイムバラツキ測定動作をコントロールするバラツキチューニング処理部24を有し、バラツキチューニング処理部24が

らはスイッチ回路13A～13Fの切り替え信号Cswの出力、運転前のデッドタイムバラツキ測定時の励磁電流指令値 I_{dref} と位相 θ の値の設定(Set)を行う。

また、インバータ制御装置8は、運転前のデッドタイムバラツキ測定時は、スイッチ回路13Dによりトルク電流指令値 I_{qref} は0に、スイッチ回路13E、13Fにより励磁電流指令値 I_{dref} 、位相 θ はそれぞれバラツキチューニング処理部24からの指示値に変更される。

運転時において、上記のようにデッドタイム補償器9Uの出力は I_u の極性により ΔV_{dup} あるいは ΔV_{dun} 、9Vの出力は I_v の極性により ΔV_{dvp} あるいは ΔV_{dvn} 、9Wの出力は I_w の極性により ΔV_{dwp} あるいは ΔV_{dwn} としているので、相電流の極性毎に電圧誤差を補正することができる。

次にバラツキチューニング処理部24の動作を中心に運転前のバラツキ測定動作を図3のフローチャートを用いて詳述する。

U相、V相、W相の1相の電流検出値が0となる位相で電圧補正值を可変させながら駆動し、他2相の電流検出値の大きさが一致したとき、あるいは1相の電流が0となるときの前記電圧補正值の差分値を、2相間のバラツキ値(相対値)として記憶する。この条件でP側とN側のバラツキ値を測定する。

図1の電圧形インバータの回路構成図には、電流検出器3U、3V、3Wが各相毎に装備されているが、実際はコストダウンのため2相分(ここでは、W相とU相)のみ装備されることがあるので、その場合で以下、説明する。

運転前のバラツキ測定動作では、バラツキチューニング処理部24は、バラツキ測定の際に流す直流電流の大きさを、電圧形インバータ1と交流電動機2の定格電流値を基に I_d と決め(ブロック3a)、スイッチ回路13A～13Cはa側、スイッチ回路13Fはb側にし、9U、9V、9Wのデッドタイム補償器出力が、各相の電圧指令値に加算されるようにする。なお、測定時に用いる補償値は Δdup 、 Δdun 、 Δdvp 、 Δdvn 、 Δdwp 、 Δdwn であり、その初期値は同一値とし、キャリア周波数は、デッドタイムの影響が大きくなるようにインバータが許容できる範囲でなるべく高い周波数に設定する。(ブロック3b)

次に、位相 θ を 330° に設定後、駆動すると、各相の電圧指令値は、 $V_w^* = -V_u^*$

、 $V_v^*=0$ となる。(ブロック3c) W, U相の各電流検出値 I_w 、 $-I_u$ の大きさが等しくなるように Δdun を調整する。このときの修正動作は、 $\text{abs}(I_w) > \text{abs}(I_u)$ ならば Δdun を大きくし、 $\text{abs}(I_w) < \text{abs}(I_u)$ ならば Δdun を小さくすることで行ない、W相P側とU相N側とのデッドタイムの差分値を Δdun に記憶する。(ブロック3d)なお、 $\text{abs}(X)$ は、 X の絶対値を意味する。

上記では、 $\text{abs}(I_w)$ 、 $\text{abs}(I_u)$ の大きさに Δdun を可変させたが、 $I_v=0$ つまりは $I_u+I_w=0$ となるように Δdun を可変させてもよい。

実施例 2

[0012] 次に第二の実施例について説明する。第二の実施例において、U相、V相、W相の2相の電流検出値が同値となる位相で、電圧補正值を可変させながら駆動し、前記2相の電流検出値の大きさが一致したとき、あるいは1相に他相の2倍の電流が流れるときの前記電圧補正值の差分値を、2相間のバラツキ値(相対値)として記憶する。この条件でP、Nの同じ側の相間のバラツキ値を測定する。

第二の実施例と第一の実施例との違いは、位相 θ の与え方と調整方法が異なるのみであるので、その部分を中心に図4のフローチャートを用いて説明する。

運転前のバラツキ測定動作では、バラツキチューニング処理部24は、(ブロック3a)、(ブロック3b)を実施する。

次に、位相 θ を 60° に設定し、駆動すると、各相の電圧指令値は、 $V_w^*=V_u^*=V_v^*/2$ となる。(ブロック4c) W, U相の各電流検出値 I_w 、 I_u の大きさが等しくなるように Δdup を調整する。このときの修正動作は、 $\text{abs}(I_w) > \text{abs}(I_u)$ ならば Δdup を大きくし、 $\text{abs}(I_w) < \text{abs}(I_u)$ ならば Δdup を小さくすることで行ない、W相P側とU相N側とのデッドタイムの差分値を Δdup に記憶する。(ブロック4d)

また、上記とは異なる任意の位相 θ でも、その位相 θ での流れるべき各相の電流値がわかるので、その電流になるようにデッドタイムの差分値を調整すれば同様にデッドバンド補償を行うことができる。

さらに、運転前に、上記したいずれかの条件・方法を異なる位相で複数回繰り返して実施すれば、U相、V相、W相およびそれら各相のP側、N側のデッドタイムのバラツキ値を測定することができる。

以上のようにして測定したデッドタイムの各相、P、N側での電圧補正值(バラツキ値) Δd_{up} 、 Δd_{un} 、 Δd_{vp} 、 Δd_{vn} 、 Δd_{wp} 、 Δd_{wn} は、運転時に用いるデッドタイム補償器9U、9V、9Wでの設定値 ΔV_{dup} 、 ΔV_{dun} 、 ΔV_{dvp} 、 ΔV_{dvn} 、 ΔV_{dwp} 、 ΔV_{dwn} (電圧誤差情報)に、簡単な連立方程式を解くこと(演算)で変換される。

本実施例によれば、上述のようにして測定したデッドタイムによる電圧誤差情報を、デッドタイム補償器9U、9V、9Wの対応する箇所に設定し、運転時にスイッチ回路13A〜13Fをa側に切り替えることで、個別のデッドタイムによる電圧誤差情報を用いてデッドタイム補償を行うことができる。

上記では、電圧補正值(バラツキ値)を電圧指令値に加算する電圧誤差情報として記憶するようにしたが、デッドタイムの補償をPWM信号のパルス幅で補償するようにしたインバータ装置の場合は、電圧補正值(バラツキ値)をPWM信号のパルス幅とした電圧誤差情報に変換し、記憶するようにすればよい。

また、上記では、電流検出器がW相とU相にのみに装備されているとして説明したが、他相に装備されていたり、3相とも装備されていても同様に実施できる。

また、各相に与える電圧値を可変にする場合に、位相 θ を変更したが、位相 θ は固定にして、バラツキ測定動作での電圧指令値 V_{u*} 、 V_{v*} 、 V_{w*} を変更しても、電流指令値 I_{dref} 、 I_{qref} の値を変更するようにしても同様に実施することができる。

なお、本発明の実施例を速度検出器付きの誘導電動機で説明したが、速度検出器なしの誘導電動機や、同期機を用いても適用でき、これによっても本発明の効果が得られることは明らかである。

また、本発明の実施例により開示されたデッドタイムによる電圧誤差の測定方法は、運転時のデッドタイム補償方法が異なっても、何ら問題なく使用できることは言うまでもない。

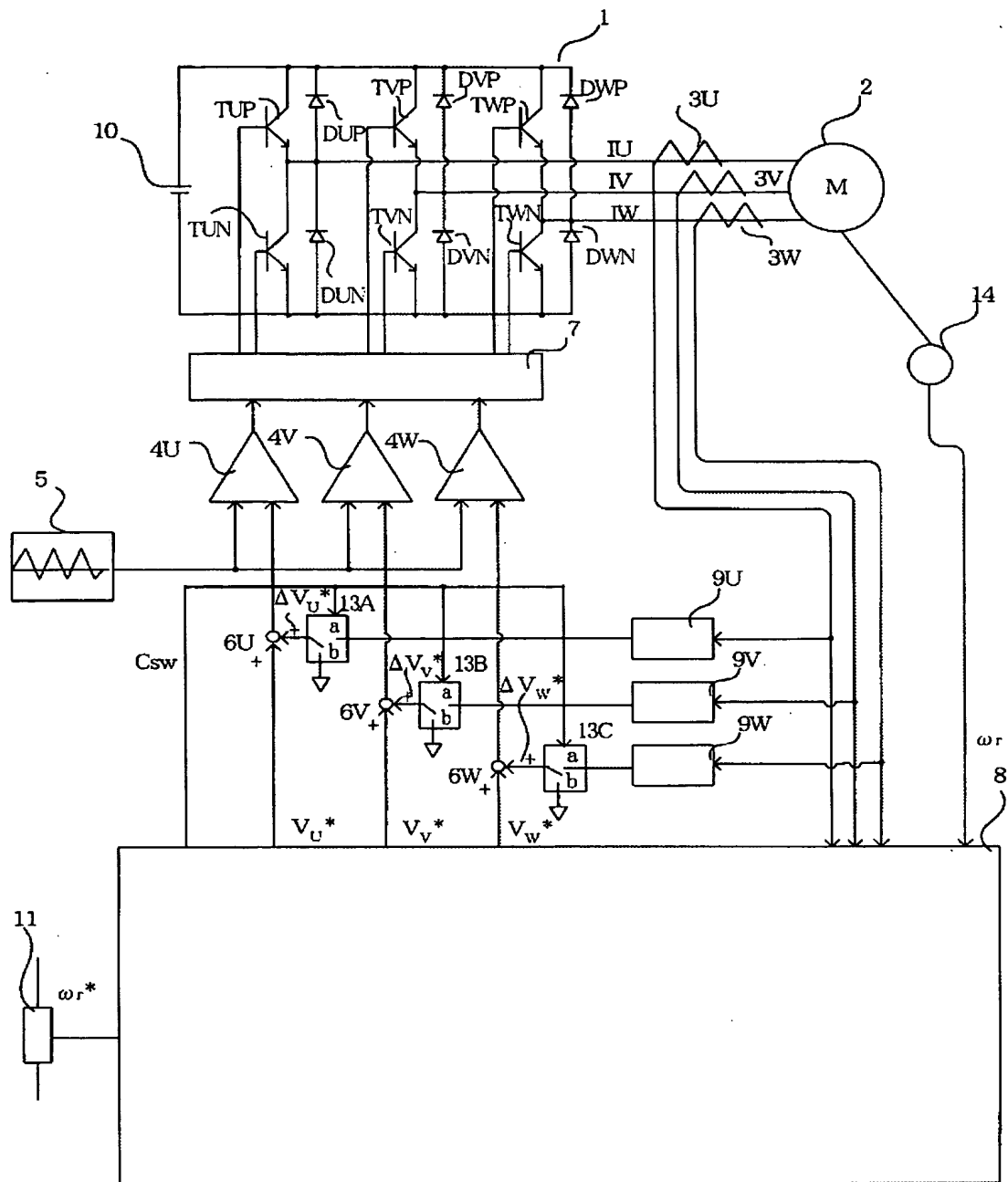
産業上の利用可能性

- [0013] 本発明を適用すれば、PWM方式の電圧形インバータで駆動する電動機のトルク低下、トルクリップル及び不安定現象を防止することができる。

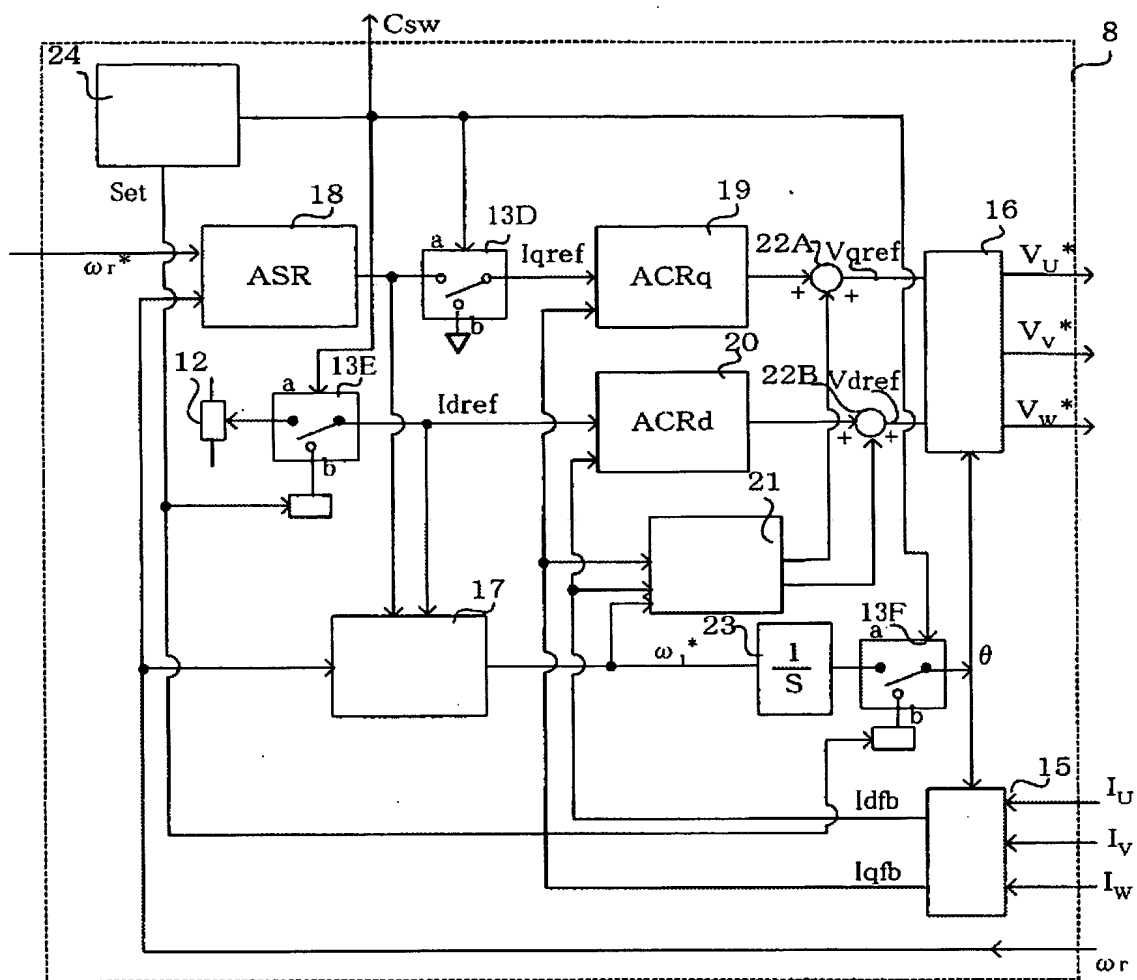
請求の範囲

- [1] 電圧の大きさ、周波数および位相の制御可能なパワー半導体素子から構成されるPWM方式の電圧形インバータの制御方法において、
- 運転前に前記インバータの各相電流の極性毎に電圧誤差情報を記憶しておき、運転時に、前記電圧誤差情報を読み出し、電圧指令値に、あるいはPWM指令信号のパルス幅に補償して、電圧誤差を補正するようにしたことを特徴とする電圧形インバータの制御方法。
- [2] 運転前に、交流電動機に電圧形インバータを構成するパワー半導体素子の2相の電流値が等しく、かつ、他1相の電流値は0となるべき位相で、直流電圧指令を与えて駆動し、2相の電流値が等しくなるように、あるいは、1相の電流値が0になるように電圧補正值を変更し、変更された電圧補正值を基にして運転時に用いる電圧誤差情報を演算、記憶することを特徴とする請求項1記載の電圧形インバータの制御方法。
- [3] 運転前に、交流電動機に電圧形インバータを構成するパワー半導体素子の2相の電流値が等しく、かつ、他1相の電流値は前記2相の合計値となるべき位相で、直流電圧指令を与えて駆動し、2相の電流値が等しくなるように、あるいは、1相に他相の2倍の電流が流れるように電圧補正值を変更し、このときの電圧補正值を基にして運転時に用いる電圧誤差情報を演算、記憶することを特徴とする請求項1記載の電圧形インバータの制御方法。
- [4] 運転前に、交流電動機に電圧形インバータを構成するパワー半導体素子の各相の電流が所定の条件となる位相で、直流電圧指令を与えて駆動し、前記所定の条件の電流値となるように電圧補正值を変更し、このときの電圧補正值を基にして運転時に用いる電圧誤差情報を演算、記憶することを特徴とする請求項1記載の電圧形インバータの制御方法。
- [5] 運転前に、請求項2〜4記載のいずれかの条件・方法を異なる位相で複数回繰り返し実施し、運転時に用いる電圧誤差情報を演算、記憶することを特徴とする請求項1記載の電圧形インバータの制御方法。

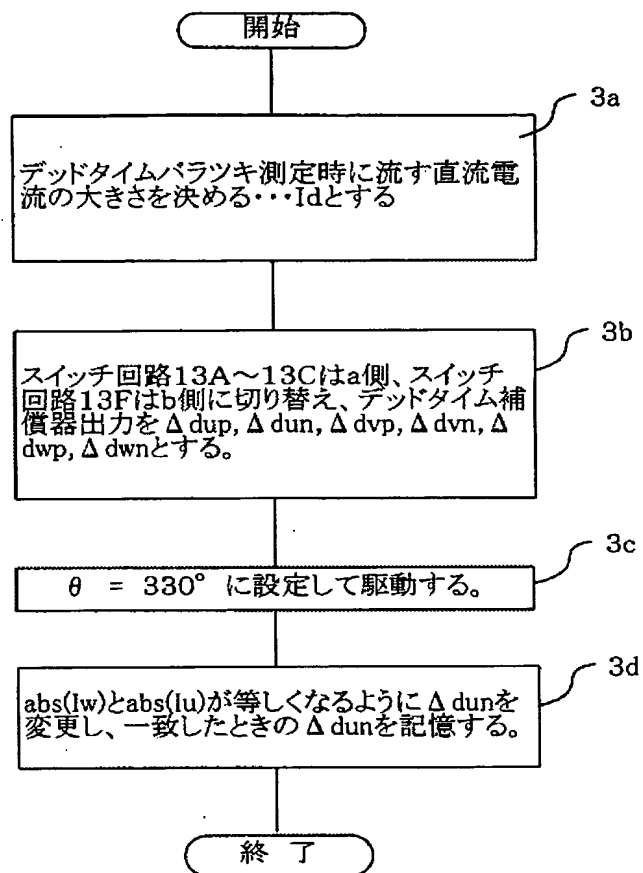
[図1]



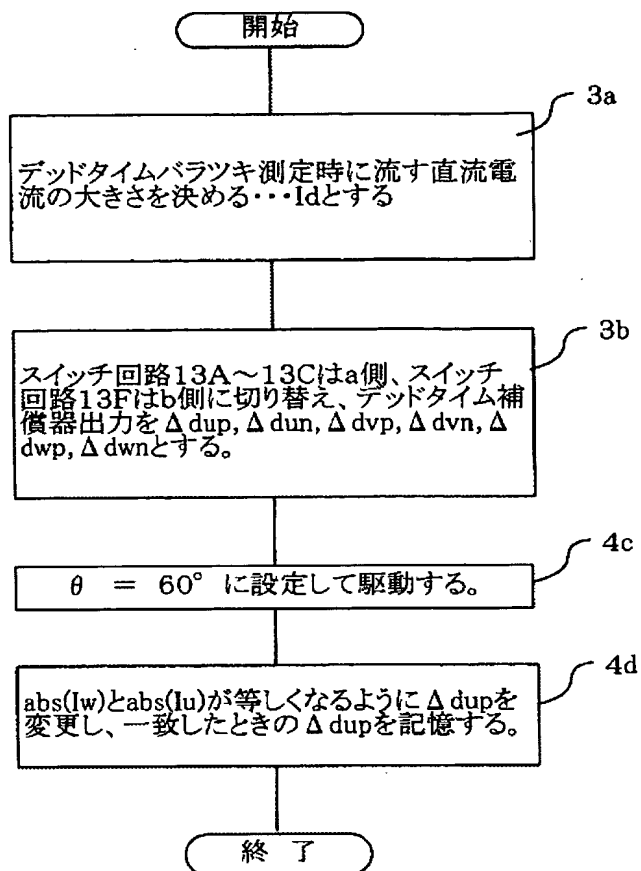
[図2]



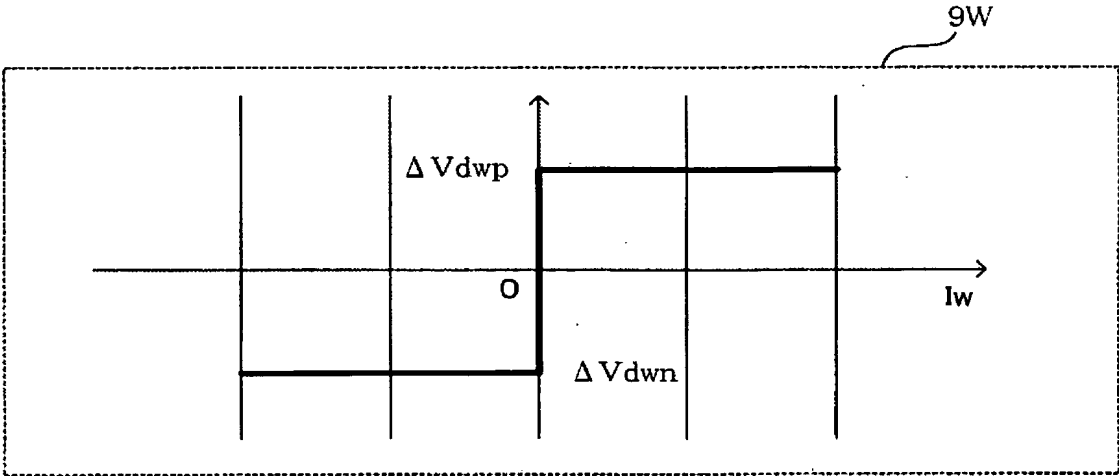
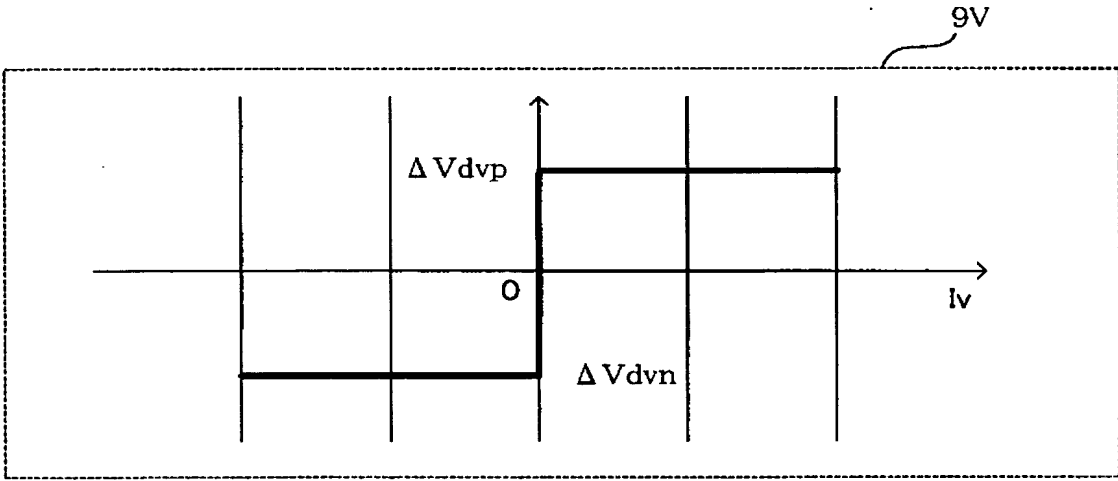
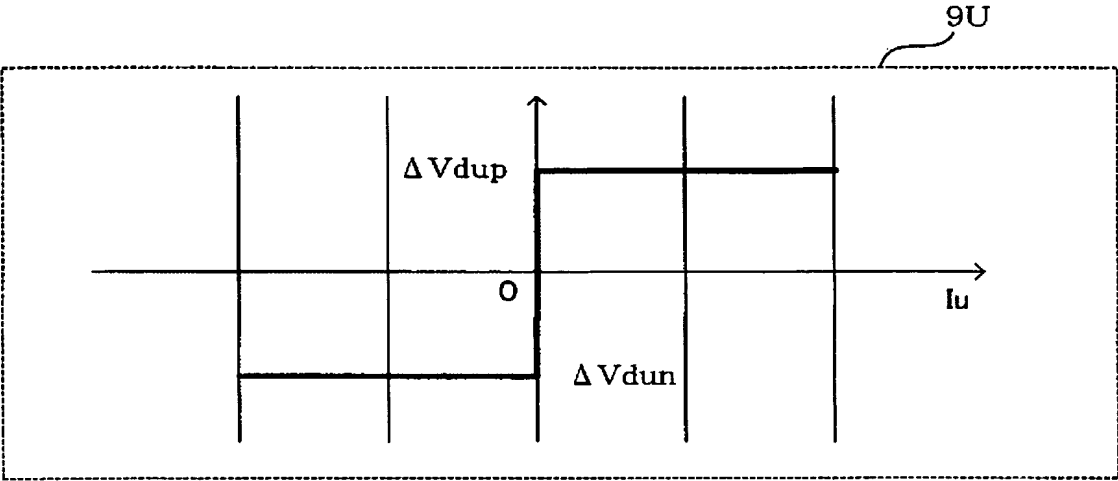
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/010962

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H02M7/5387

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H02M7/48-7/5395Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 61-231889 A (Hitachi, Ltd.), 16 October, 1986 (16.10.86), (Family: none)	1 2-5
Y A	JP 8-19269 A (Yaskawa Electric Corp.), 19 January, 1996 (19.01.96), (Family: none)	1 2-5

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search
26 October, 2004 (26.10.04)Date of mailing of the international search report
22 November, 2004 (22.11.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.